

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 62-086839

(43) Date of publication of application : 21.04.1987

(51) Int. Cl.

H01L 21/82
B23K 26/00
G02B 27/10
G03F 1/00

(21) Application number : 60-228093

(71) Applicant : NEC CORP

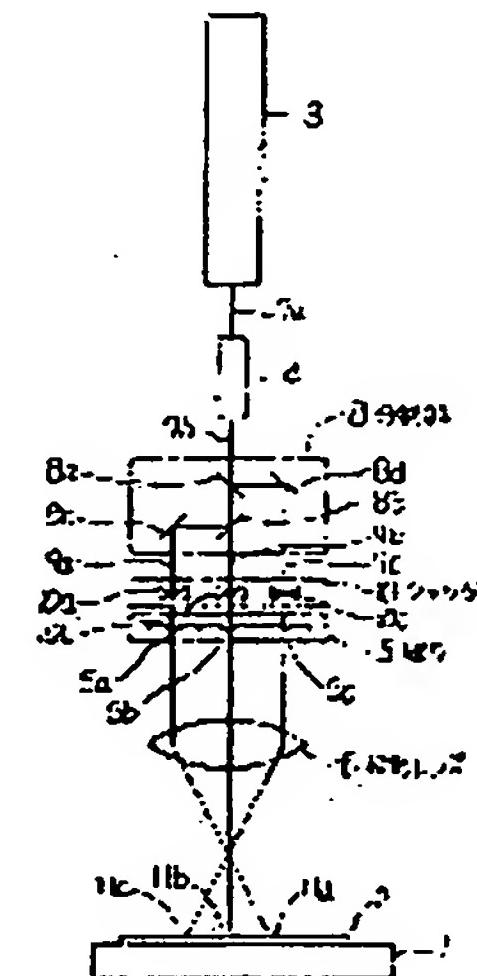
(22) Date of filing : 14.10.1985

(72) Inventor : SAKAGAMI NAOTO

(54) TRIMMING APPARATUS**(57) Abstract:**

PURPOSE: To improve processing capacity by dividing one laser light into a plurality of laser lights of equal energy, and simultaneously laser-working a plurality of chips on a wafer.

CONSTITUTION: A laser light 7b is divided by a 1/3 reflection half mirror 8a, 1/2 reflection half mirror 8b and full-reflecting mirrors 8c, 8d in a divider 8 into three parallel laser lights 9a, 9b, 9c at equal interval on one plane with energy optimum for working. The lights 9a, 9b, 9c are incident through shutters 10a, 10b, 10c independently opened and closed in a shutter 10 to apertures 5a, 5b, 5c of a throttle 5. The parallel lights which pass the apertures 5a, 5b, 5c are incident to a projecting lens 6 to focus images 11a, 11b, 11c of the apertures 5a, 5b, 5c of the throttle 5 at three points on a semiconductor wafer 2 to simultaneously work the three points on the wafer 2.

**LEGAL STATUS****[Date of request for examination]**

⑯日本国特許庁(JP)

⑪特許出願公開

⑫公開特許公報(A)

昭62-86839

⑬Int.Cl.

H 01 L 21/82
B 23 K 26/00
G 02 B 27/10
G 03 F 1/00

識別記号

GCA

厅内整理番号

8526-5F
7362-4E
8507-2H

⑭公開 昭和62年(1987)4月21日

審査請求 未請求 発明の数 1 (全4頁)

⑮発明の名称 トリミング装置

⑯特 願 昭60-228093

⑰出 願 昭60(1985)10月14日

⑱発明者 坂上直人 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲出願人 日本電気株式会社 東京都港区芝5丁目33番1号

⑳代理人 弁理士 菅野中

明細書

1.発明の名称

トリミング装置

2.特許請求の範囲

(1) 一本のレーザー光を等しいエネルギーの複数本のレーザー光に分割する分割部と、前記分割された複数本のレーザー光を個々に遮るシャッタ一部と、前記分割された複数本のレーザー光軸上に設けられた絞りと、前記絞りを通過する複数本のレーザー光を同一平面上に結像させる投影レンズとを有することを特徴とするトリミング装置。

3.発明の詳細を説明

〔産業上の利用分野〕

本発明はレーザーを利用した加工装置に関し、特に半導体ウェハー上に作られた高集積ICメモリーの不良アドレスを予偏のアドレスに切り替えて良品とするリダンダンシー技術に用いられるレーザートリミング装置に関するものである。

〔従来の技術〕

従来、この種のレーザートリミング装置は第2

図に示すようにウェハーステージ1と、レーザー光学系3～6とを有しており、半導体ウェハー2はウェハーステージ1上で位置合わせされ、予めICテストシステム等で測定判断され、得られた加工情報に従い、レーザー光学系によりチップ一つ該当するアドレス切り替え回路を順次加工する。この加工情報はICテストシステムよりフロッピーディスク、磁気テープ等の情報媒体や、ローカルエリアネットワークによって、レーザートリミング装置に入力される。

上述した従来のレーザートリミング装置のレーザー光学系はレーザー発振器3と、レーザー光を適当な加工エネルギーまで減衰させる減衰器4と、ウェハー2上でのレーザー照射範囲を制限するための絞り5と、その絞りを通過したレーザー光をウェハー上に結像させるための投影レンズ6から構成されている。

〔発明が解決しようとする問題点〕

一般的に、1チップ内において不良アドレスを予偏アドレスに切り替える為に加工する回路は数

十ヶ所、さらに集積度が上がり、アドレス数が増加すれば数百ヶ所にも及ぶと見込まれている。また、高集積化する程、歩留まりも低く、歩留まり向上率は緩やかなものとなり、1ウエハー内の要加工チップ数も増大する傾向にある。

このような状況において、従来のレーザートリミング装置では、要加工アドレス切り替え回路を1ヶ所づつ順次、加工するため、1ウエハーの処理時間は増加し、ひいては設備費の増加を招き、製品のコストアップとなる問題がある。

本発明は前記問題点を改善するトリミング装置を提供するものである。

[問題点を解決するための手段]

本発明によるレーザートリミング装置は1本のレーザー光を等しいエネルギーの複数のレーザー光に分割する分割部と、分割された複数のレーザー光を個々に通るシャッター部と、分割された複数のレーザー光軸上に設けられた絞りと、絞りを通過する複数のレーザー光を同一平面上に結像させる投影レンズとを有することを特徴とするもの

を経て、絞り5の開口部5a, 5b, 5cにそれぞれ入射される。絞り5の開口部5a, 5b, 5cを通過した並行レーザー光は一式の投影レンズ6に入射され、半導体ウエハー2上の3点に絞り5の開口部5a, 5b, 5cの像11a, 11b, 11cを結像し、ウエハー2上の3点を同時に加工する。当然、シャッター10a, 10b, 10cによりレーザー光を遮ることにより、ウエハー2上の3点のうち、任意の1点、あるいは2点を加工することも可能である。また、絞り5と投影レンズ6との距離を変更し、投影レンズ6とウエハー2との距離を調整して、ウエハー2上に結像させることにより、ウエハー2上の3点の像の内中心像11bを除く左右の像11a, 11cが中心像11bを中心として左右に等しい距離移動することは明らかである。

一般に、ウエハー上には同一品種のチップが規則正しく配列されており、当然、チップ内のアドレス切り替え回路も、チップサイズ単位で同一回路が存在する。つまり、例えばチップ内に複数あるアドレス切り替え回路のうち、一のアドレス切り替え回路においては、横方向にはチップの横方向長さ毎に、また縦方向に

である。

[実施例]

以下、本発明の一実施例を図により説明する。

第1図において、8は1本のレーザー光を等しいエネルギーの複数のレーザー光に分割する分割部、10a, 10b, 10cは分割された複数のレーザー光を個々に通るシャッター、5は分割された複数のレーザー光軸上に設けられた絞り、6は絞りを通過する複数のレーザー光を同一平面上に結像させる投影レンズである。

実施例において、レーザー発振器3から出力されたレーザー光7aは減衰器4により加工に最適なエネルギーの3倍のエネルギーまで減衰される。次にレーザー光7bは分割部8において1/3反射のハーフミラー8aと1/2反射のハーフミラー8bと全反射ミラー8cと8dにより、加工に最適なエネルギーでかつ一面上に等間隔の3本の並行なレーザー光9a, 9b, 9cに分割される。3本の並行レーザー光9a, 9b, 9cは、シャッター部10の各々独自に閉閉を行なうことの可能なシャッター10a, 10b, 10c

はチップの横方向長さ毎にウエハー上に存在する。

よって、本発明によるレーザートリマーにおいて、像11aと11bとの距離がチップの横方向長さに等しくなる様に、レンズ6と絞り5との距離を調整し、中心の像11bをウエハー内の第1のチップのアドレス切り替え回路に位置合わせした場合、像11aは第1のチップの片側に隣合う第2のチップのアドレス切り替え回路に、また像11cは第2のチップと反対側に隣合う第3のチップのアドレス切り替え回路に位置合わせされる。つまり、隣合う3チップの同一アドレス切り替え回路を同時にレーザー光で加工することが可能である。

一般に、ウエハー上には、良品チップ、不良品チップが存在しており、不良品チップの内、ICテストシステムによりリダンダント加工を行なって良品となると判断されたチップのみがレーザートリミング装置による加工対象チップとなる。よって、本実施例の場合においては、隣合う3チップの内、加工対象チップで無いチップが存在する場合もある。また、加工対象チップにおいて、数あ

るアドレス切り替え回路の内、どのアドレス切り替え回路を加工しなくてはならないかはチップによって異なる。よって、本実施例においては、予めICテストシステム等で測定判断され、得られた加工結果により、もし3チップ中に良品がある場合には該当するレーザー光のシャッターを他の2チップの加工が終了するまで遮閉する。また、他の2チップの加工においては両チップの要加工アドレス切り替え回路の位置の論理和を順次位置決めしてゆき、各チップ毎に加工の不要なアドレス切り替え回路上で、該当するシャッターを遮閉する。この様な制御はCPU等を用いることにより容易に実現できる。

又、前記実施例の説明においては隣り合う3チップを同時に加工する説明を行なったが、レンズ6と校り5との間隔を調整することにより隣り合う3チップに限らず、例えば同一チップ内で等間隔にある複数の加工対象にも本発明は適用できる。

従来のレーザートリミング装置では、あるチップから次の加工対象チップへインテックスする回

数は加工対象チップの数だけ必要であり、処理時間のうち、大きな部分を占めている。しかしながら、本発明によるレーザートリマーでは同時に複数チップの処理を行なうことができ、インテックスの回数は少なくてすむ。また、他の処理時間の殆である、チップ内のアドレス切り替え回路の加工時間も、当然減少する。本実施例においては、レーザー光を3本に分割しているが、さらに増やすことも分割部8の構成によって可能であり、分割数を増やす程、効果は大きなものとなる。

[発明の効果]

以上説明したように、本発明のレーザートリマーによれば、ウェハー上の複数のチップのレーザー加工を同時に行なうことができるため、前述した従来の装置と比較して処理能力を格段に向上できる効果がある。

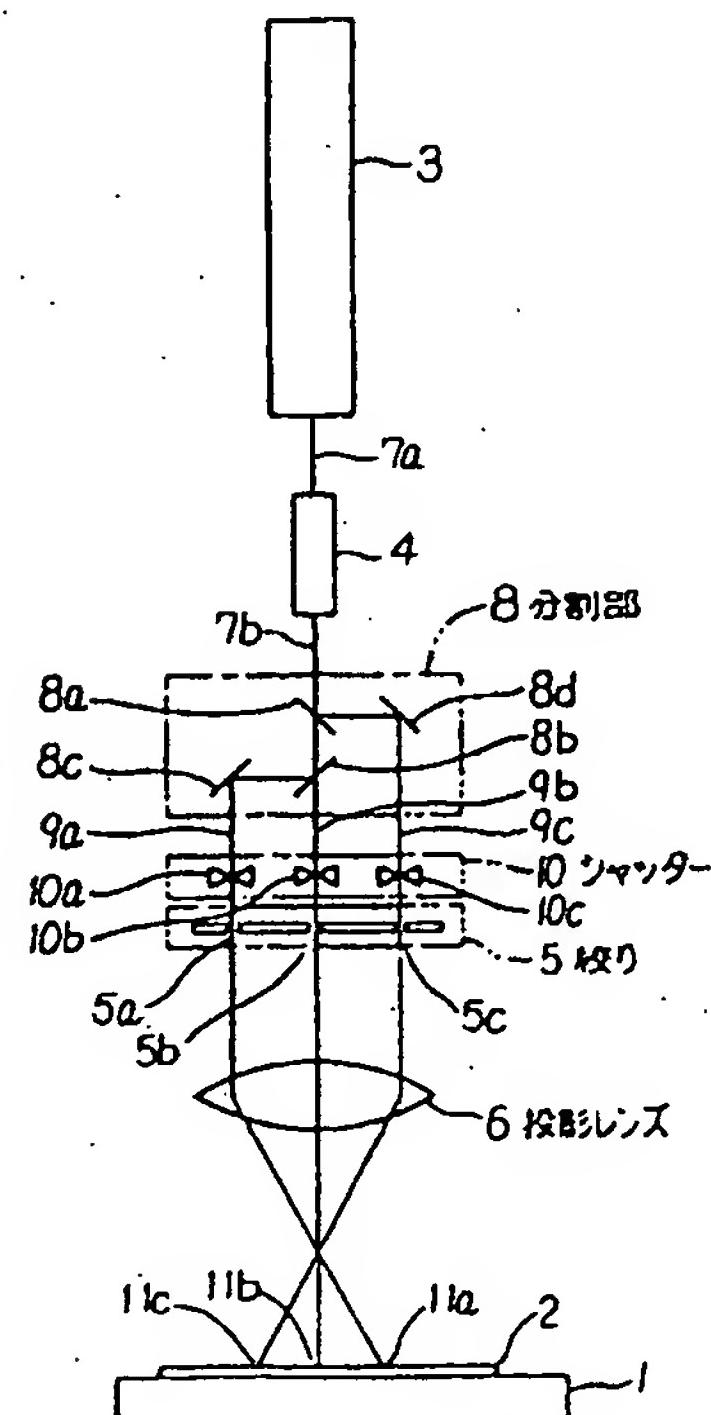
4. 図面の簡単な説明

第1図は本発明のトリミング装置の概略図、第2図は従来のトリミング装置の概略図である。

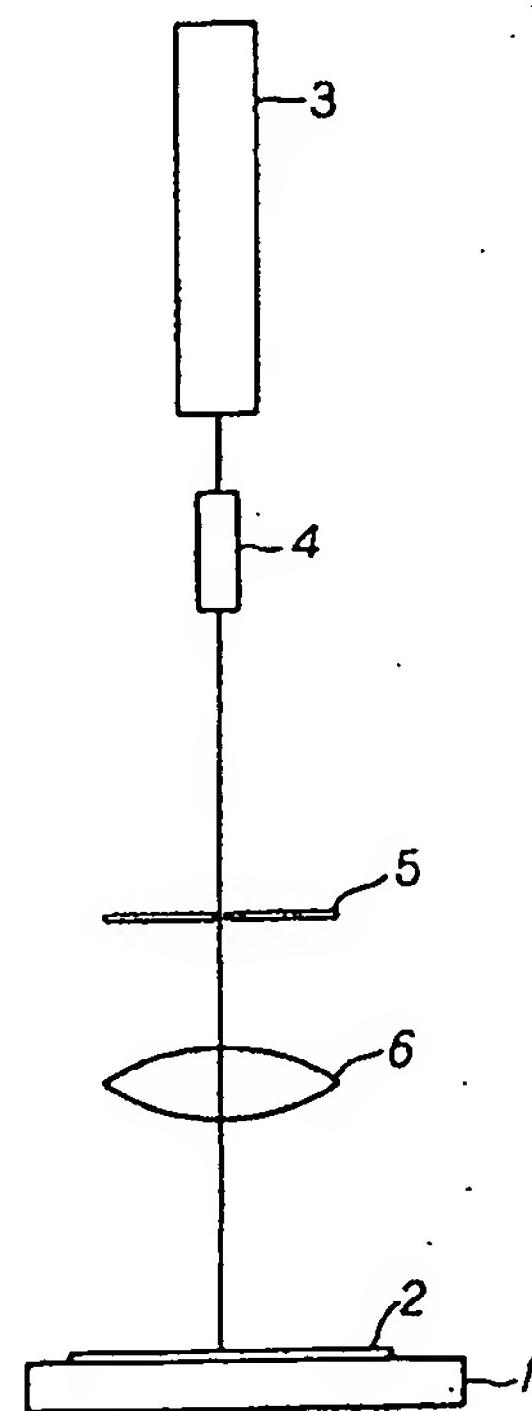
1…ウェハーステージ、2…半導体ウェハー、

3…レーザ発振器、4…減衰器、5…校り、6…投影レンズ、7a…レーザ光、7b…減衰されたレーザ光、8…分割部、8a…1/3反射ミラー、8b…1/2反射ミラー、8c,8d…全反射ミラー、10…シャッター部、10a,10b,10c…シャッター、11a,11b,11c…結像

特許出願人 日本電気株式会社
代理人 弁理士 菅野 中



第1図



第2図